

**AFYON KOCATEPE ÜNİVERSİTESİ
MÜHENDİSLİK FAKÜLTESİ
ELEKTRİK MÜHENDİSLİĞİ BÖLÜMÜ**



**2017-2018 Eğitim Öğretim Yılı Güz Dönemi
Sayısal Elektronik Laboratuvarı Dersi
Tüm Deneyler Kitapçığı**

LABORATUVARDA UYULACAK KURALLAR

- Deneye gelmeden önce, deneyle ilgili teorik bilgi araştırılacak ve laboratuvara gerekli bilgiler öğrenilerek gelinecektir.
- Deneyler saatinde başlayacak, geç kalan öğrenciler deneye **alınmayacaktır.**
- Laboratuvardaki görevlilerin tüm uyarılarına ve temel iş sağlığı ve güvenliği kurallarına harfiyen uyulacaktır.
- Deney için izin verilen cihazlar haricinde laboratuvarda hiçbir cihaz kullanılmayacaktır.
- Deneylerin belirlenen süre içerisinde tamamlanması gerekmektedir. Verilen süre içerisinde tamamlanamayan deney **geçersiz** sayılacaktır.
- **Deney bittikten sonra deney masa ve sandalyeleri düzenli olarak bırakılacaktır.**
- Laboratuvara ait malzeme ve donanım laboratuvar dışına çıkarılmayacaktır.
- Deneylerle ilgili soru ve sorunlar görevli Öğretim Elemanı' na aktarılacaktır.
- Kural dışı davranışlardan doğacak maddi/manevi tüm zararlardan öğrenci sorumlu olacaktır.
- Kurallara uymayan öğrencinin deneyine son verilecek, laboratuvardan çıkarılacak ve öğrenci hakkında disiplin yönetmeliği uygulanacaktır.
- Bir dönem içinde toplam üç deneye girmeyen öğrenci final sınavına **giremeyecektir.**

DENEY NO :1.1.

DENEYİN ADI: Op-Amp Deneyleri 1 (Eviren Tip Yükselteç Devresi)

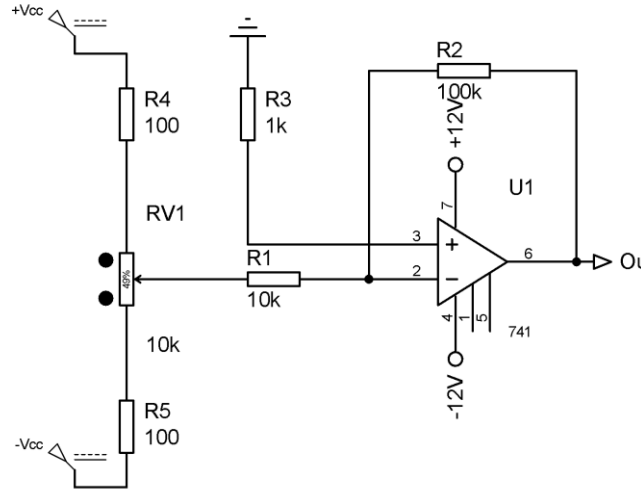
DENEYİN AMACI: Eviren tip yükselteç devresi çalışmasının incelenmesi ve Op-Ampli yükselteç tasarımı gerekliliklerinin öğrenilmesi.

TEORİK BİLGİ

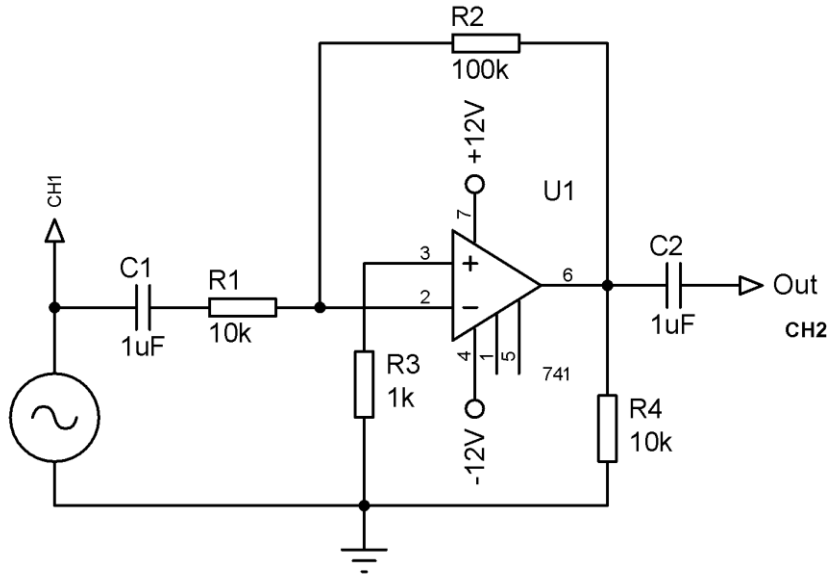
Bilindiği gibi opamp'ların açık çevrim kazancı çok yüksektir. Bu durum kullanıcıya her zaman avantaj sağlamaz. Çünkü opamp'ın kazanç kontrol altında değildir. Yükselteç tasarımında elemanın kazancı kullanıcı tarafından kontrol edilmelidir. Opamp kazancının kontrol edilebileceği iki temel tip yükselteç devresi vardır. Bunlar; eviren (inverting) ve evirmeyen (noninverting) yükselteçlerdir. Op-amp'lar yüksek kazançlı yükselteçlerdir. Girişlerine uygulanan sinyali çıkışlarında yükselttikten verirler. Eğer giriş sinyali op-amp'ın eksi ucuna verirse giriş ile çıkış arasında 180 derece faz farkı oluşur. Bu devreye eviren yükselteç devresi denir.

Op-amp'ların özelliklerinden biri de (+) ve (-) giriş uçlarında potansiyel fark 0 voltur. Çünkü op-amp'ların giriş empedansları çok yüksek olduğundan (+) ve (-) giriş uçlarından akan akım pratikte nano amper seviyesindedir. İdeal bir op-amp'ta (+) ve (-) giriş uçlarından akım akmadığı kabul edilirse (+) ve (-) giriş uçlarındaki voltaj farkı 0 olur.

DENEYİN BAĞLANTI ŞEMASI



Şekil 1. Eviren tip yükselteç devresi (DC çalışma durumu).



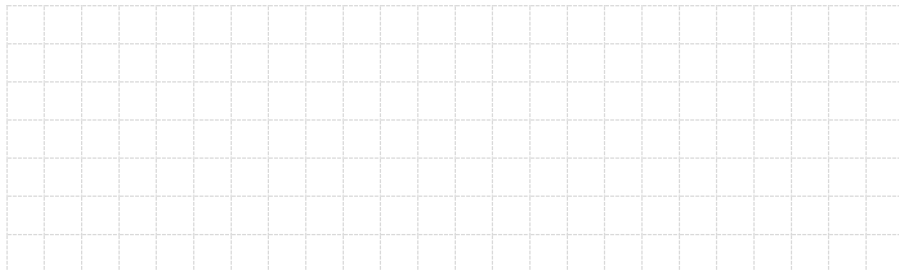
Şekil 2. Eviren tip yükselteç devresi (AC çalışma durumu)

DENEYİN YAPILIŞI

1. Şekil 1’de verilen bağlantı şemasındaki devreyi kurunuz. Çıkış gerilimini ölçmek için deney seti üzerindeki analog voltmetreyi ve giriş gerilimi için dijital avometreyi kullanınız.
2. Devredeki potansiyometrenin üç farklı konumu için giriş ve çıkış gerilimlerinin değerlerini ölçünüz.
3. Deney sonuçlarınızı öğretim elemanına onaylatın ve deneyi sonlandırın.
4. Şekil 2’de verilen bağlantı şemasındaki devreyi kurunuz. Devrede gösterilen noktalara Osiloskop kanallarını uygun biçimde bağlayınız.
5. Sinyal jeneratörünü istenilen frekansa ayarlayın ve devreye uygulayın.
6. Giriş sinyalinin genliğini değiştirerek çıkış sinyalini gözlemleyin dalga şeklini grafik alanına çiziniz.

DENEYDE ALINAN SONUÇLARI

Potansiyometre Pozisyonu	$V_{giriş}$	$V_{çıkış}$
1.Pozisyon		
2.Pozisyon		
3.Pozisyon		





CH1	Volt/Div=.....V	CH2	Volt/Div=.....V	Time/Div=.....ms
	Prob X=.....		Prob X=.....	

SORULAR

1. Eviren tip Op-Amp deney şemasında verilen devrede çıkış gerilimi $V_{out} = K \times V_{in}$ şeklinde ifade edilir. Burada K kazanç değerini belirleyen nedir araştırınız. Bulduğunuz kazançta göre çıkış geriliminin değerini hesaplayınız ve yaptığınız ölçümlerle karşılaştırınız.
2. 741 Op-Amp devresine ait bir veri sayfası elde edin ve inceleyip gerekli parametreleri raporunuza ekleyin.

DENEY NO :1.2.

DENEYİN ADI : Op-Amp Deneyleri 2 (Evirmeyen Tip Yükselteç Devresi)

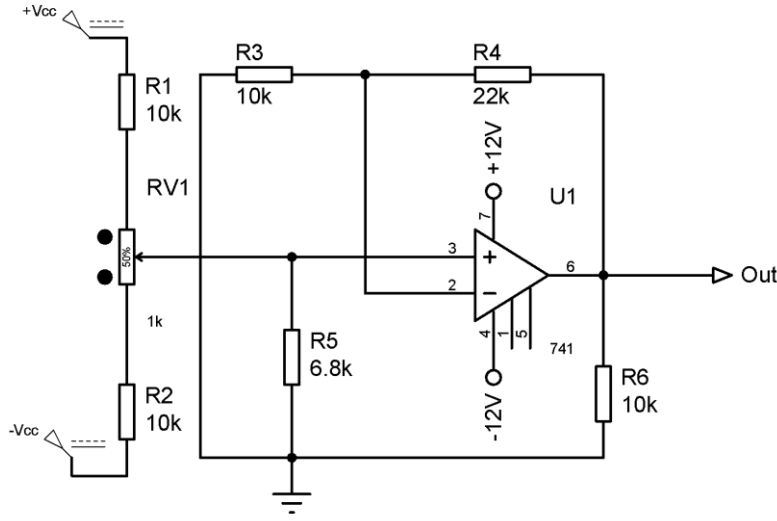
DENEYİN AMACI : Evirmeyen tip yükselteç devresi çalışmasının incelenmesi ve Op-Amp'lı yükselteç tasarımıda gerekli bilgilerin öğrenilmesi.

TEORİK BİLGİ :

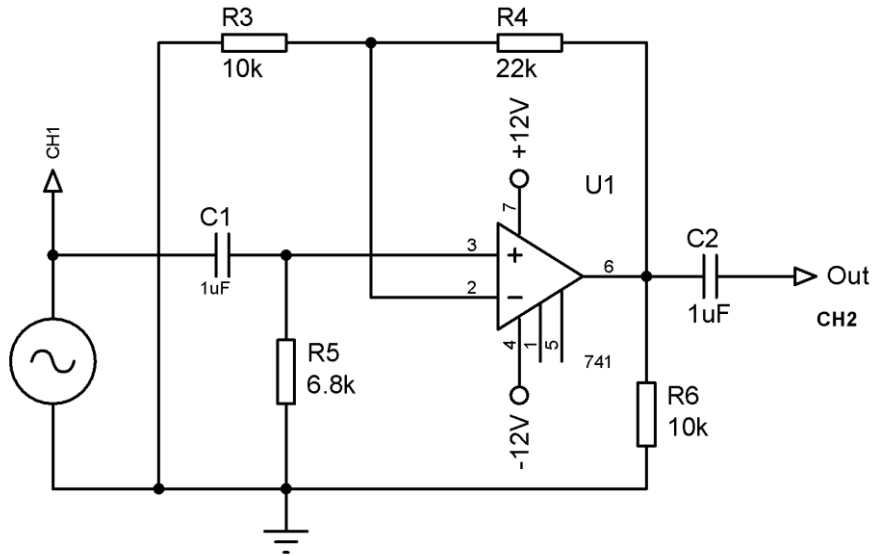
Opampların temel uygulamalarından bir diğeri ise evirmeyen yükselteç devresidir. Bu devrede yükseltilecek işaret opamp'ın evirmeyen girişine uygulanmaktadır. Evirmeyen yükselteç devresinde giriş işareti ile çıkış işareti aynı fazdadır. Yani giriş ile çıkış işareti arasında faz farkı yoktur.

Evirmeyen yükselteç devresinin en önemli özelliklerinden birisi çok yüksek bir giriş direncine sahip olmasıdır. Eviren bir yükselteç devresinde giriş direnci, devrede kullanılan R1 direncine bağlıdır ve değeri birkaç $K\Omega$ civarındadır. Evirmeyen yükselteç devresinde ise giriş direnci opamp'ın giriş direncine eşittir. Bu değer ise yüzlerce mega ohm civarındadır.

DENEY BAĞLANTI ŞEMASI



Şekil 1. Evirmeyen tip yükselteç devresi (DC çalışma durumu)



Şekil 2. Evirmeyen tip yükselteç devresi (AC çalışma durumu)

DENEYİN YAPILIŞI

1. Şekil 1'de verilen bağlantı şemasındaki devreyi kurunuz. Çıkış gerilimini ölçmek için deney seti üzerindeki analog voltmetreyi ve giriş gerilimi için dijital avometreyi kullanınız.
2. Devredeki potansiyometrenin üç farklı konumu için giriş ve çıkış gerilimlerinin değerlerini ölçünüz.
3. Deney sonuçlarınızı öğretim elemanına onaylatın ve deneyi sonlandırın.

4. Şekil 2’de verilen bağlantı şemasındaki devreyi kurunuz. Devrede gösterilen noktalara Osiloskop kanallarını uygun biçimde bağlayınız.
5. Sinyal jeneratörünü istenilen frekansa ayarlayın ve devreye uygulayın.
6. Giriş sinyalinin genliğini değiştirerek çıkış sinyalini gözlemleyin dalga şeklini grafik alanına çiziniz.

DENEYDE ALINAN SONUÇLAR

Potansiyometre Pozisyonu	V_{in}	V_{out}
1.Pozisyon		
2.Pozisyon		
3.Pozisyon		



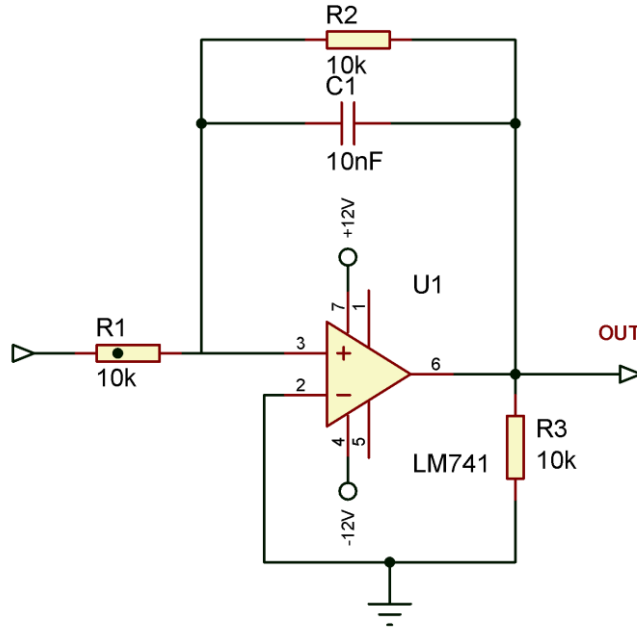
CH1	Volt/Div=.....V	CH2	Volt/Div=.....V	Time/Div=.....ms
	Prob X=.....		Prob X=.....	

SORULAR

1. Uyguladığımız devre için $V_{out} = K \times V_{in}$ şeklinde verildiğine göre K kazanç değerini belirleyip çıkış geriliminin değerini hesaplayınız ve yaptığımız ölçümlerle karşılaştırınız.

DENEY NO : 2.1.**DENEYİN ADI:** Op-Amp Deneyleri 3 (İntegral Alıcı Devre)**DENEYİN AMACI:** İntegral fonksiyonunu gerçekleştiren yükselteç devresinin çalışmasını incelemek.**TEORİK BİLGİ**

İntegratör devre, girişi uygulanan sinyalin integral olarak çıkışa aktarır. Matematiksel anlamda integral, bir eğrinin altında kalan alana karşı gelir. İntegratör devrenin girişine kare dalga uygulandığında devrenin çıkışından üçgen dalga elde edilir. Çünkü, kare dalganın integrali üçgen dalgadır. Giriş palorma akımlarının eşit olmayışından dolayı meydana gelebilecek offset gerilimini ve bu gerilimin etkilerini gidermek amacıyla op-amp 'ın faz çevirmeyen (+) girişiyle şase arasına R gibi bir direnç bağlanır.

DENEYİN ŞEKLİ

Şekil 1. İntegral alıcı devre bağlantı şeması.

DENEYİN YAPILIŞI

- 1.Şekil 1’de verilen bağlantı şemasındaki devreyi kurunuz.
2. Girişe sırası ile kare, üçgen ve sinüs biçimli sinyal uygulayın.
3. Uyguladığınız her bir sinyal için giriş ve çıkış sinyallerinin dalga şekillerini çiziniz.
4. Deney sonuçlarınızı öğretim elemanına onaylatın ve deneyi sonlandırın.

DENEYDE ALINAN SONUÇLAR

Kare Dalga Giriş için ;



CH1	Volt/Div=.....V	CH2	Volt/Div=.....V	Time/Div=.....ms
	Prob X=.....		Prob X=.....	

Üçgen Dalga Giriş için ;



CH1	Volt/Div=.....V	CH2	Volt/Div=.....V	Time/Div=.....ms
	Prob X=.....		Prob X=.....	

Sinüs Dalga Giriş için ;



CH1	Volt/Div=.....V Prob X=.....	CH2	Volt/Div=.....V Prob X=.....	Time/Div=.....ms
------------	---	------------	---	-------------------------

SORULAR

1. İntegral alıcı devre kullanım alanlarını araştırıp bilgi verin.
2. Devrenin giriş çıkış fonksiyonunu devre analizi bilgilerinizden yararlanarak bulunuz

DENEY NO :2.2.

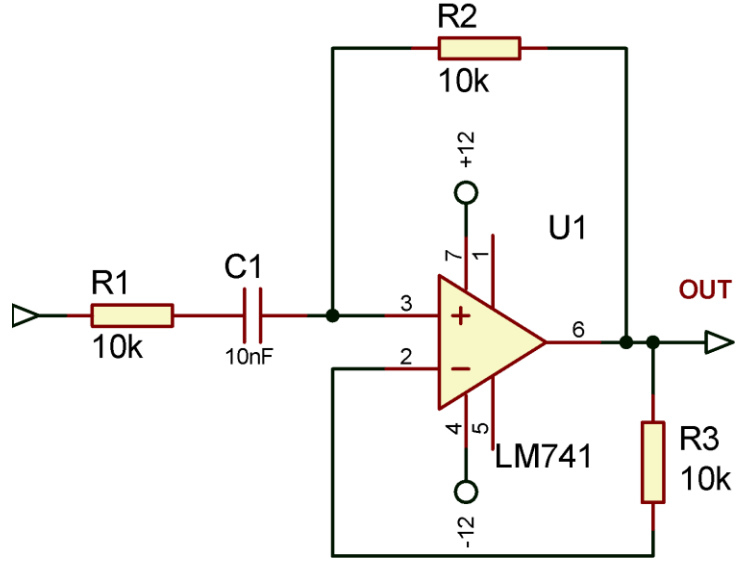
DENEYİN ADI : Op-Amp Deneyleri 4 (Türev Alıcı Devre)

DENEYİN AMACI : İntegral fonksiyonunu gerçekleştiren yükselteç devresinin çalışmasını incelemek.

TEORİK BİLGİ :

Türev alıcı devresi, genel olarak bir eviren yükselteç özelliğindedir. Fark olarak girişte R1 direnci yerine C kondansatörü bulunmaktadır. Genel bir türev alıcı devresi şekil-2.16'da verilmiştir. Türev alıcı, girişinden uygulanan işaretin türevini alarak çıkışa aktaran bir devredir. Girişte kullanılan kondansatör, AC işaretleri geçiren fakat DC işaretleri geçirmediği için bloke eden bir devre elemanıdır. Dolayısıyla ile dc işaretler için türev alma söz konusu değildir. Gerçekte dc işaretler için türev alıcı çıkışı $V_o=0$ 'dır. Türev alıcı girişine mutlaka sinüzoidal işaret uygulanması söz konusu değildir. Frekans barındıran veya genliği zamana bağlı olarak değişen bir işaretin uygulanması yeterlidir.

DENEY BAĞLANTI ŞEMASI



Şekil . Türev alıcı devre bağlantı şeması

DENEYİN YAPILIŞI

1. Şekil 1’de verilen bağlantı şemasındaki devreyi kurunuz.
2. Girişe sırası ile kare üçgen ve sinüs biçimli sinyal uygulayın.
3. Uyguladığınız her bir sinyal için giriş ve çıkış sinyallerinin dalga şekillerini çiziniz.
4. Deney sonuçlarınızı öğretim elemanına onaylatın ve deneyi sonlandırın.

DENEYDE ALINAN SONUÇLAR

Kare Dalga Giriş için ;



CH1	Volt/Div=.....V	CH2	Volt/Div=.....V	Time/Div=.....ms
	Prob X=.....		Prob X=.....	

Üçgen Dalga Giriş için ;



CH1	Volt/Div=.....V	CH2	Volt/Div=.....V	Time/Div=.....ms
	Prob X=.....		Prob X=.....	

Sinüs Dalga Giriş için ;



CH1	Volt/Div=.....V	CH2	Volt/Div=.....V	Time/Div=.....ms
	Prob X=.....		Prob X=.....	

SORULAR

1. Türev alıcı devrenin kullanım alanlarını araştırıp bilgi verin.
2. Devrenin giriş çıkış fonksiyonunu devre analizi bilgilerinizden yararlanarak bulunuz.

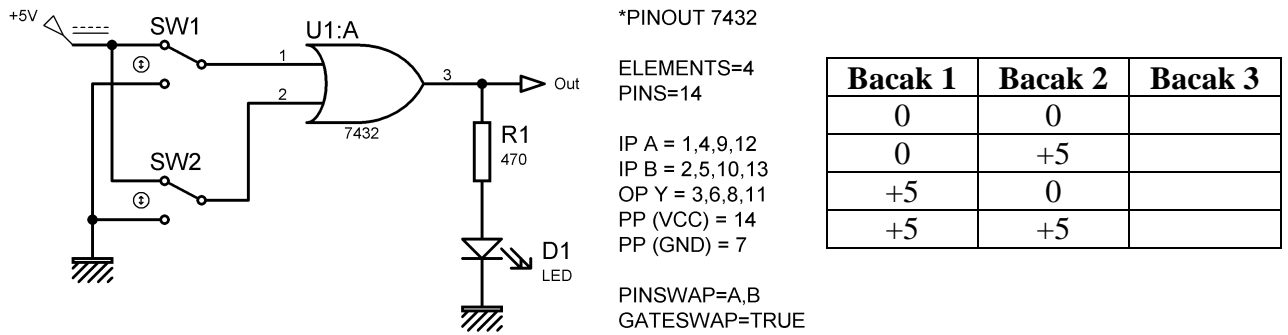
DENEY 3- Temel Lojik Fonksiyonlar

Amaç: Temel lojik fonksiyonları öğrenmek(VE-AND, VEYA-OR, DEĞİL-NOT, VEDEĞİL-NAND, VEYADEĞİL-NOR). Bu fonksiyonların doğruluk tabloları, lojik diyagramlar ve Boolean kuralları ile gösterimini öğrenmek.

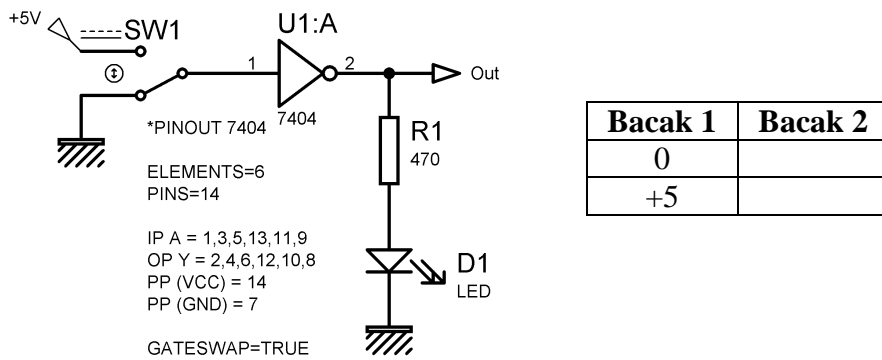
Deneyin Yapılışı:

- Deney bağlantı şemasında verilen devreleri uygun elemanlarla kurunuz. (Entegre devrelerinin besleme ayakları şemaların yanındaki entegre bilgileri kısmında verilmiştir.)
- Doğruluk tablosunda verilen giriş lojik seviyelerini verilen anahtarları kullanarak devreye uygulayın ve devrenin çıkış lojik seviyelerini tabloya aktarınız.

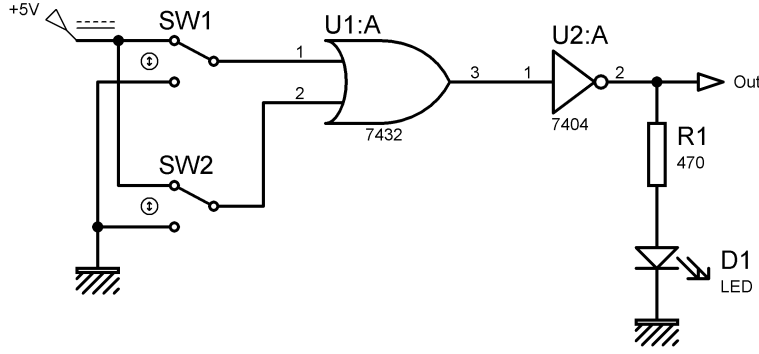
Deney Bağlantı Şeması:



Şekil 1. VEYA (OR) kapısı deney bağlantı şeması ve doğruluk tablosu.

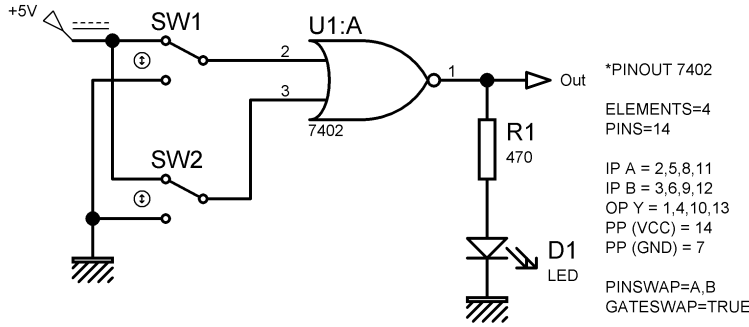


Şekil 2. DEĞİL (NOT) kapısı deney bağlantı şeması ve doğruluk tablosu.



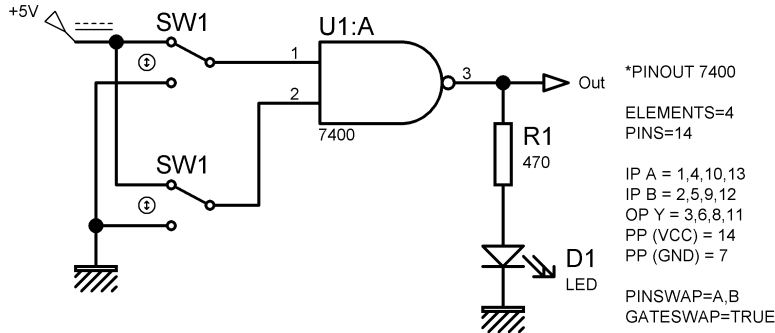
7432		7404
Bacak 1	Bacak 2	Bacak 2
0	0	
0	+5	
+5	0	
+5	+5	

Şekil 3. VEYA+DEĞİL (OR+NOT) kapısı deney bağlantı şeması ve doğruluk tablosu.



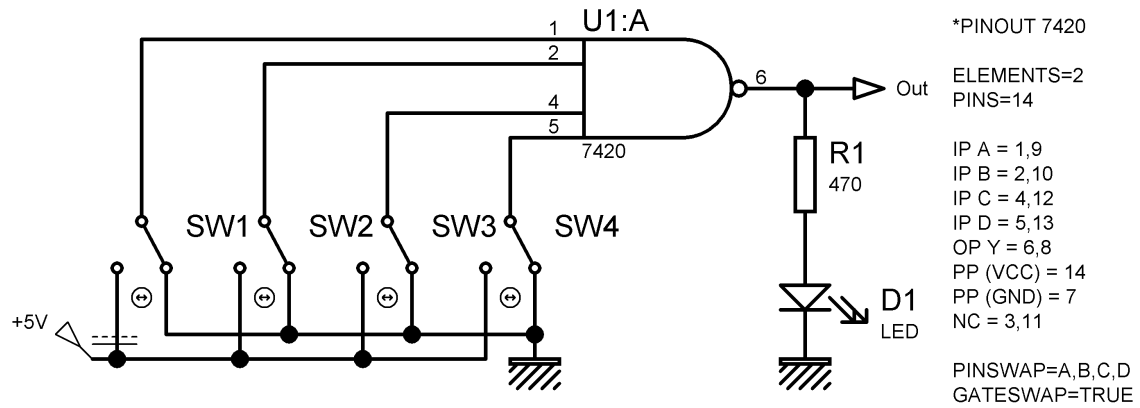
Bacak 3	Bacak 2	Bacak 1
0	0	
0	+5	
+5	0	
+5	+5	

Şekil 4. VEYADEĞİL (NOR) kapısı deney bağlantı şeması ve doğruluk tablosu.



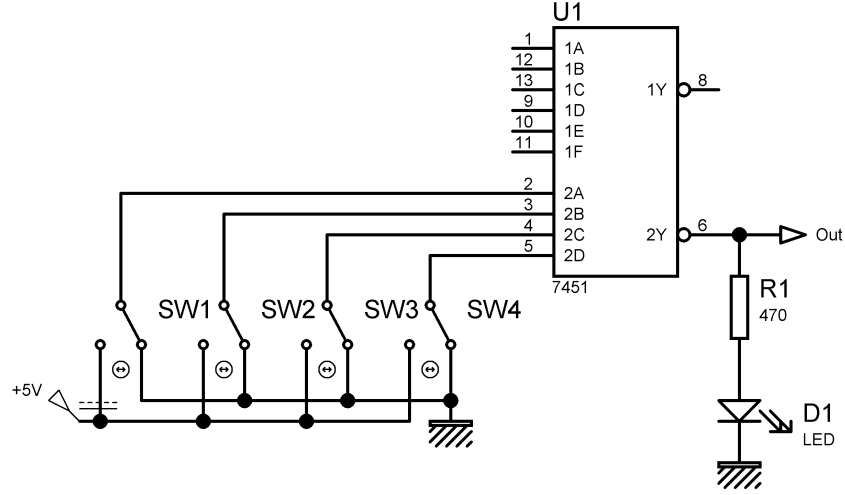
Bacak 1	Bacak 2	Bacak 3
0	0	
0	+5	
+5	0	
+5	+5	

Şekil 5. 2 Girişli VEDEĞİL (NAND) kapısı deney bağlantı şeması ve doğruluk tablosu.



Bacak 1	Bacak 2	Bacak 3	Bacak 4	Bacak 6
0	0	0	0	
+5	0	0	0	
+5	+5	0	0	
+5	+5	+5	0	
+5	+5	+5	+5	

Şekil 6. 4 Girişli VEDEĞİL (NAND) kapısı deney bağlantı şeması ve doğruluk tablosu.



Şekil 7. 7451 entegre devresi deney bağlantı şeması ve doğruluk tablosu.

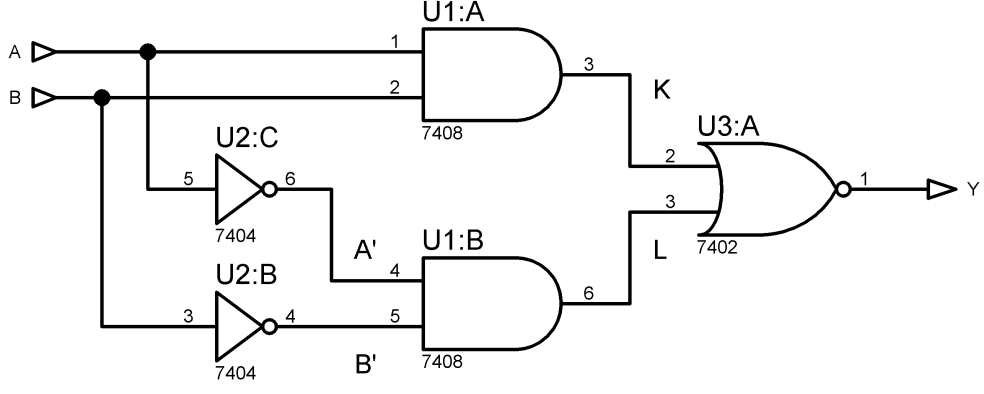
2A	2B	2C	2D	2Y
0	0	0	0	
+5	0	0	0	
+5	+5	0	0	
+5	+5	+5	0	
+5	+5	+5	+5	

Raporda İstenenler:

- Deneysel bağlantı şemalarını rapor defterinize çiziniz.
- Doğruluk tablolarını oluşturunuz. (Tablolarda 0 ve 1 kullanınız.)
- Ölçüm sonuçlarınızı kaydediniz.
- Aşağıdaki soruları rapor defterinize cevaplayınız.

Sorular:

1. Yukarıdaki devrelerde kullanılan entegre devreler için veri sayfalarından yararlanarak bacak bağlantılarını çıkarınız.
2. Yine veri sayfalarından faydalanarak entegrelere ait akım gerilim sınırlarını yazınız (Çıkış akım sınırı, giriş gerilimi değerleri, besleme gerilimi vb...).
3. Aşağıdaki devre için verilen doğruluk tablosunu doldurunuz.



A	B	A'	B'	K	L	Y
0	0					
0	1					
1	0					
1	1					

DENEY 3- Temel Lojik Fonksiyonlar	
Öğrencinin Adı Soyadı:	Numarası:
Deney Uygulama Tarihi:	Rapor Teslim Tarihi:
Öğretim Elemanı:	Onay:

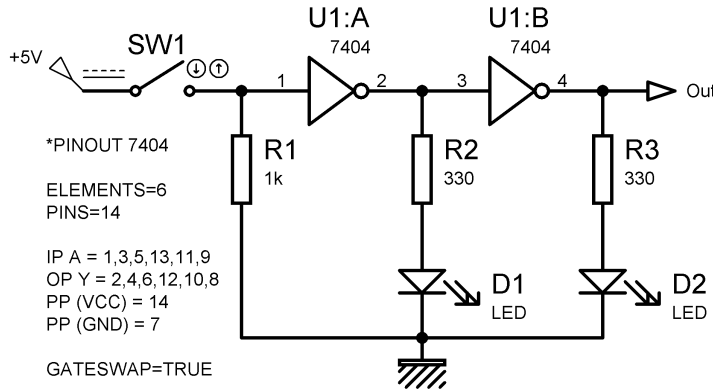
DENEY 4- Boolean Kuralları ve Lojik Denklemlerin Sadeleştirilmesi

Amaç: Boolean kuralları ile lojik denklemlerin gösterimi ve sadeleştirilme yöntemlerini öğrenmek.

Deneyin Yapılışı:

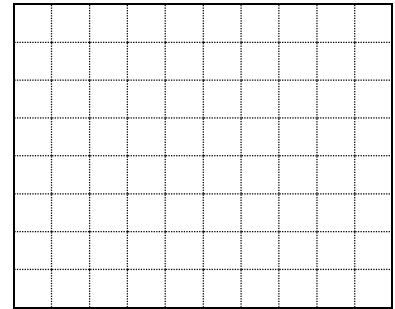
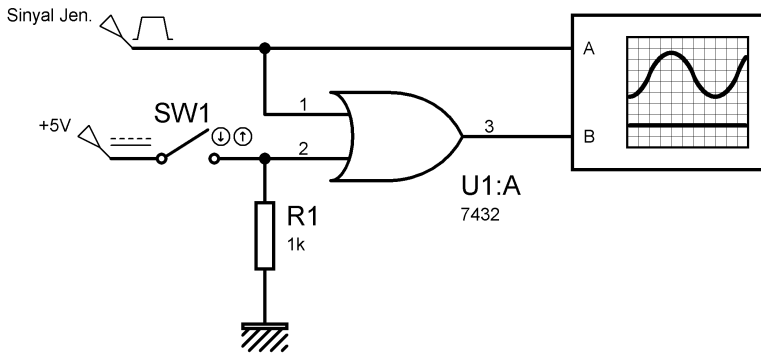
- Deney bağlantı şemasında verilen devreleri uygun elemanlarla kurunuz. (*Entegre devrelerinin besleme ayakları şemaların yanındaki entegre bilgileri kısmında verilmiştir.*)
- Doğruluk tablosunda verilen giriş lojik seviyelerini verilen anahtarları kullanarak devreye uygulayın ve devrenin çıkış lojik seviyelerini tabloya aktarınız.
- Devrede Osiloskop kullanılması gerekiyorsa uygun şekilde Osiloskop bağlantılarını yapıp elde ettiğiniz sinyal şekillerini grafik alanına aktarınız.

Deney Bağlantı Şeması:



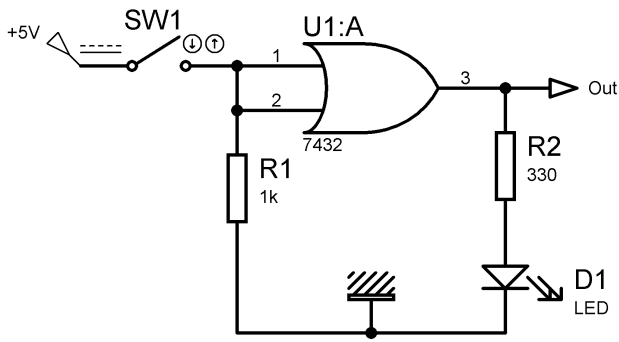
Bacak 1	Bacak 3	Bacak 4
0		
5V		

Şekil 1. Çift evirici devresi ($\bar{\bar{A}} = A$).



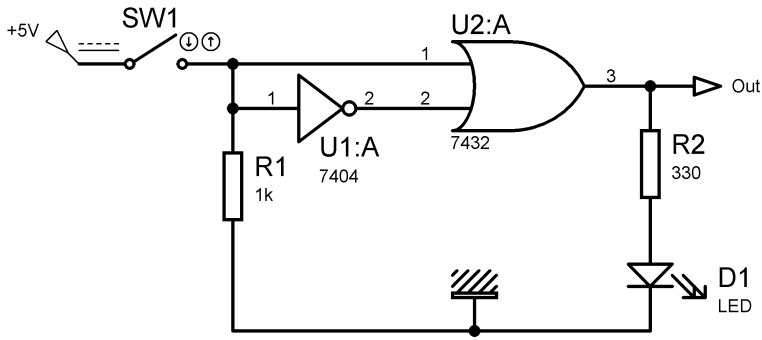
Şekil 2. Enable-Disable devreleri (Veya kapılı).

Bacak 1ve 2	Out
-------------	-----



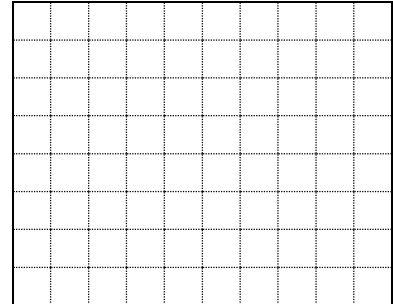
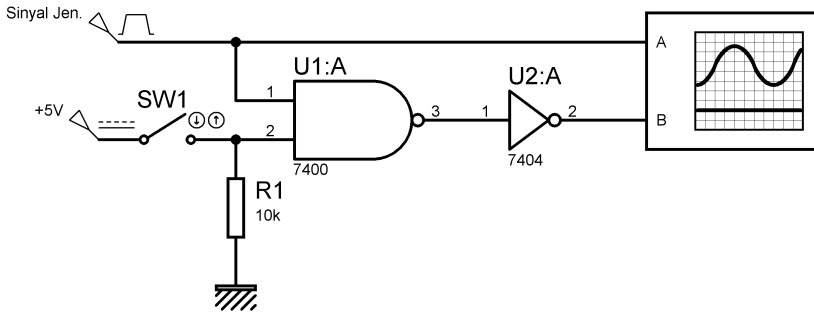
0	
5V	

Şekil 3. $A + A = A$ kuralı.

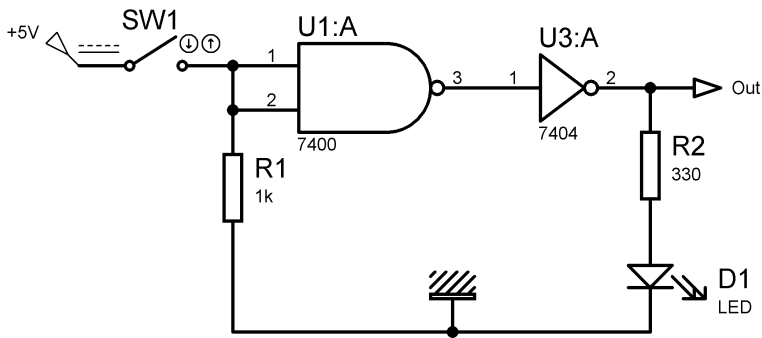


Bacak 1	Out
0	
5V	

Şekil 4. $A + \bar{A} = A$ kuralı.



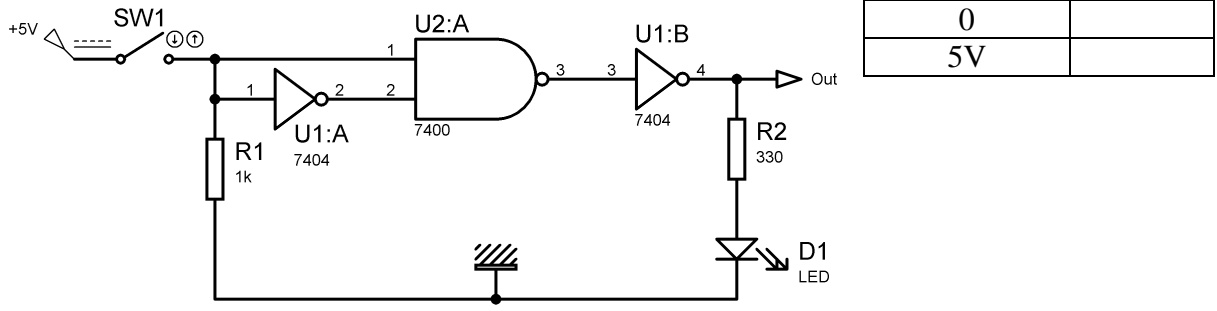
Şekil 5. Enable-Disable devreleri (Ve kapılı).



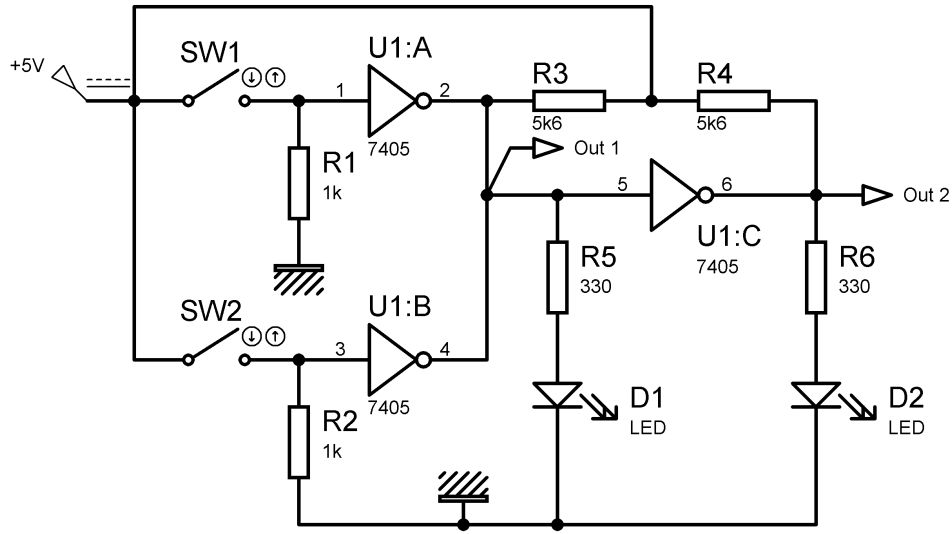
Bacak 1 ve 2	Out
0	
5V	

Şekil 6. $A \cdot A = A$ kuralı.

Bacak 1	Out
---------	-----



Şekil 7. $A \cdot \bar{A} = A$ kuralı.



Bacak 1	Bacak 3	Out 1	Out 2
0	0		
0	1		
1	0		
1	1		

Şekil 7. 7405 entegre devresi uygulaması.

Raporda İstenenler:

- Deneysel bağlantı şemalarını rapor defterinize çiziniz.
- Doğruluk tablolarını oluşturunuz. (Tablolarda 0 ve 1 kullanınız.)
- Gerekli ise sinyal çizimlerini yapınız.
- Aşağıdaki soruları rapor defterinize cevaplayınız.

Sorular:

1. 7404 entegre devresi ile 7405 entegre devresi aynı kapı devreleridir. Bu iki entegre devresi arasındaki farklılıkları iç bağlantı şemalarından yararlanarak belirtiniz.

DENEY 4- Boolean Kuralları Ve Lojik Denklemlerin Sadeleştirilmesi	
Öğrencinin Adı Soyadı:	Numarası:
Deney Uygulama Tarihi:	Rapor Teslim Tarihi:
Öğretim Elemanı:	Onay:

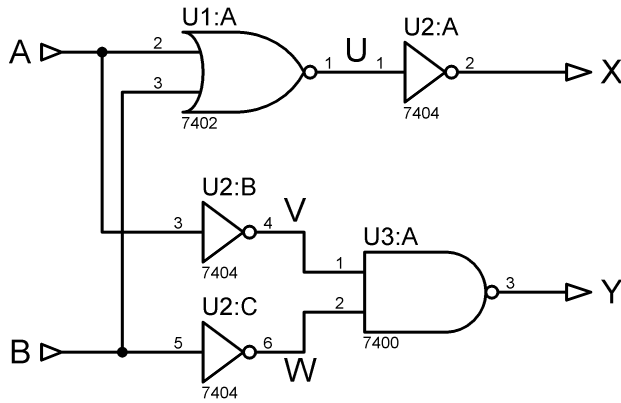
DENEY 5- Demorgan Teoremi

Amaç: DeMorgan Teoremini kullanarak Boolean denklemlerini sadeleştirmek ve düzenleyerek değiştirmek.

Deneyin Yapılışı:

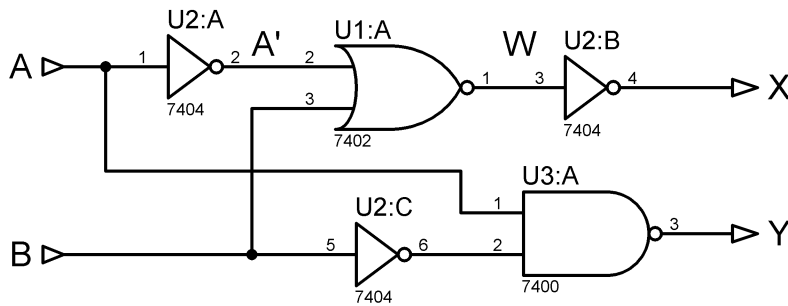
- Deney bağlantı şemasında verilen devreleri uygun elemanlarla kurunuz. (*Entegre devrelerinin besleme ayakları şemaların yanındaki entegre bilgileri kısmında verilmiştir.*)
- Doğruluk tablosunda verilen giriş lojik seviyelerini verilen anahtarları kullanarak devreye uygulayın ve devrenin çıkış lojik seviyelerini tabloya aktarınız.
- Devrede Osiloskop kullanılması gerekiyorsa uygun şekilde Osiloskop bağlantılarını yapıp elde ettiğiniz sinyal şekillerini grafik alanına aktarınız.

Deney Bağlantı Şeması:



A	B	U	V	W	X	Y
0	0					
0	+5					
+5	0					
+5	+5					

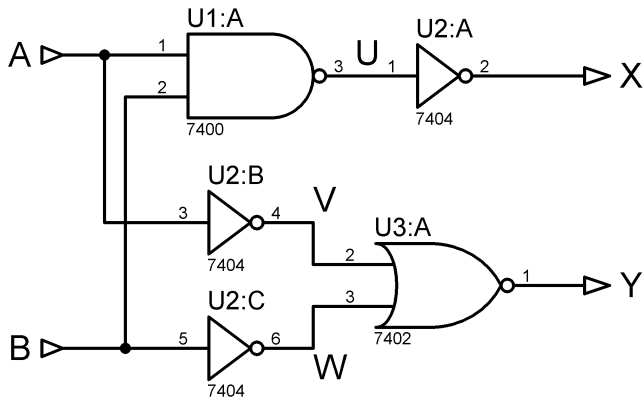
Şekil 1. DeMorgan teoremi devresi.



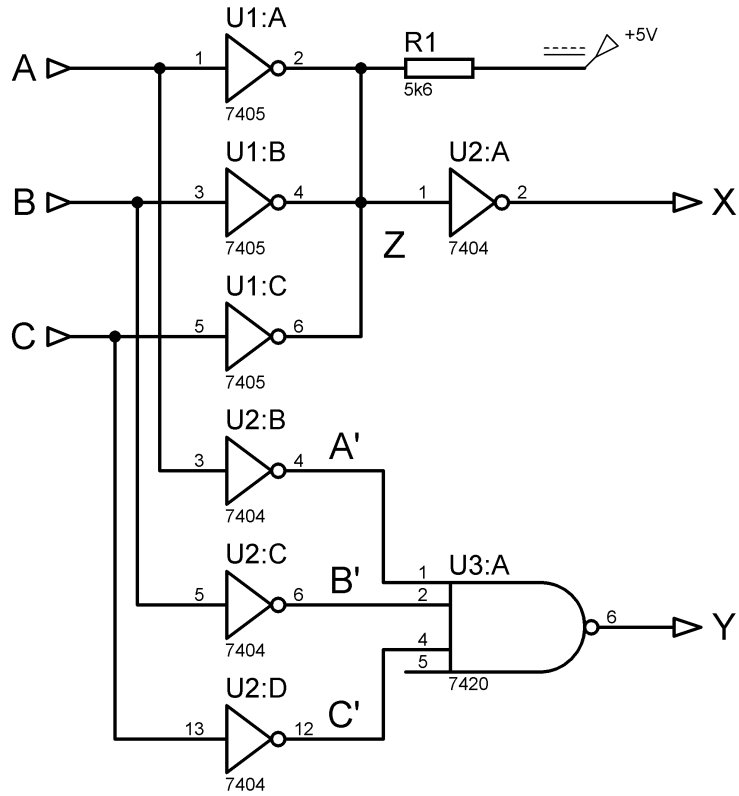
A	A'	B	W	X	Y
0		0			
0		+5			
+5		0			
+5		+5			

Şekil 2. DeMorgan teoremi devresi

A	B	U	V	W	X	Y
0	0					
0	+5					
+5	0					
+5	+5					



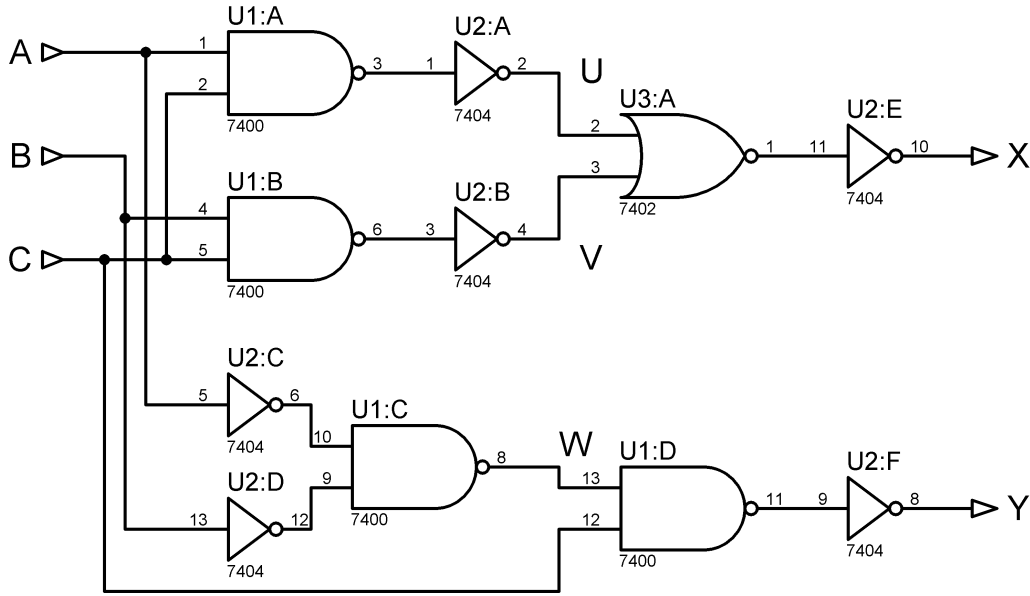
Şekil 3. DeMorgan teoremi devresi.



Şekil 4. DeMorgan teoremi devresi.

A	B	C	A'	B'	C'	Z	X	Y
0	0	0						
0	0	+5						
0	+5	0						
0	+5	+5						
+5	0	0						
+5	0	+5						
+5	+5	0						
+5	+5	+5						

A	B	C	U	V	W	X	Y
0	0	0					
0	0	+5					
0	+5	0					
0	+5	+5					
+5	0	0					
+5	0	+5					
+5	+5	0					
+5	+5	+5					



Şekil 4. DeMorgan teoremi devresi.

Raporda İstenenler:

- Deneysel bağlantı şemalarını rapor defterinize çiziniz.
- Doğruluk tablolarını oluşturunuz. (Tablolarda 0 ve 1 kullanınız.)
- Gerekli ise sinyal çizimlerini yapınız.
- Aşağıdaki soruları rapor defterinize cevaplayınız.

Sorular:

2. Verilen şemaların Boolean eşitliklerini yazınız.
3. Devrelerde verilen X ve Y çıkışları birbirlerine eşdeğerdir. Bu durumu matematiksel olarak gösteriniz.

DENEY 5- Demorgan Teoremi	
Öğrencinin Adı Soyadı:	Numarası:
Deneysel Uygulama Tarihi:	Rapor Teslim Tarihi:
Öğretim Elemanı:	Onay:

DENEY 6- Ayrıcalklı Veya (EXOR) Uygulamaları

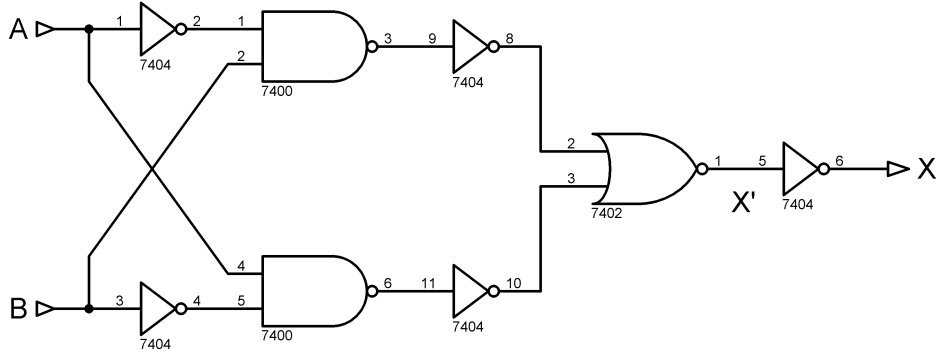
Amaç:

- Temel lojik kapı devrelerini kullanarak EXOR fonksiyonunu üretme yollarını öğrenmek.
- Yarı toplayıcı ve yarı çıkarıcı devrelerin çalışmasını incelemek.

Deneyin Yapılışı:

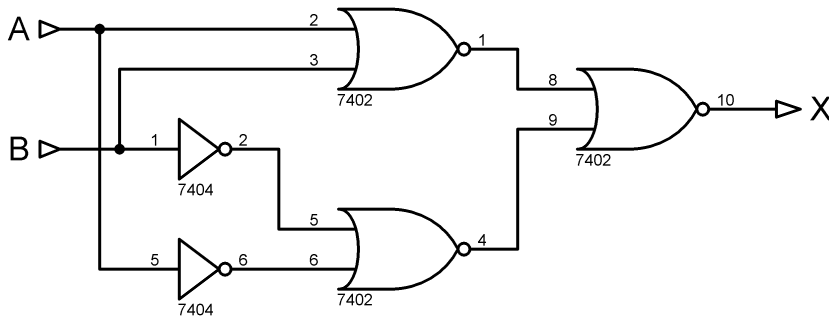
- Deney bağlantı şemasında verilen devreleri uygun elemanlarla kurunuz.
- Doğruluk tablosunda verilen giriş lojik seviyelerini devreye uygulayın ve devrenin çıkış lojik seviyelerini tabloya aktarınız.

Deney Bağlantı Şeması:



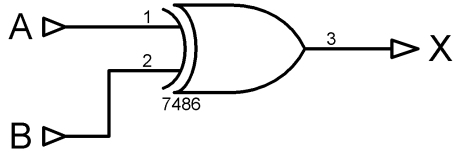
A	B	X'	X
0	0		
0	1		
1	0		
1	1		

Şekil 1. EXOR devresi üretme yöntemi 1.



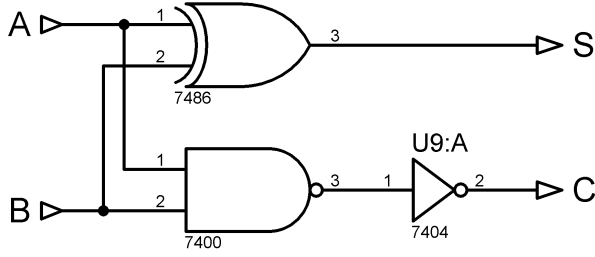
A	B	X
0	0	
0	1	
1	0	
1	1	

Şekil 2. . EXOR devresi üretme yöntemi 2.



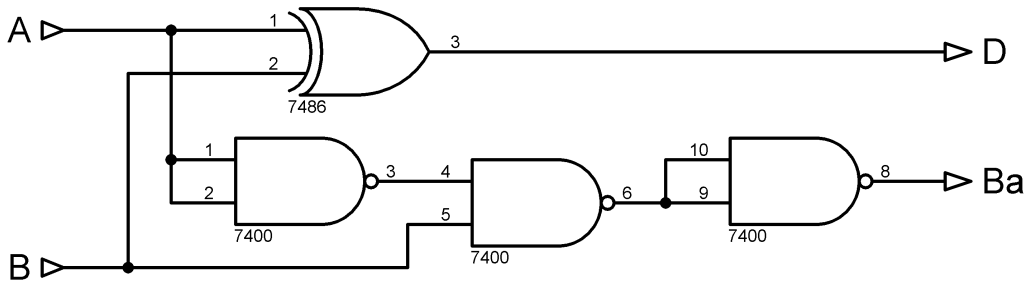
A	B	X
0	0	
0	1	
1	0	
1	1	

Şekil 3. EXOR devresi.



A	B	S	C
0	0		
0	1		
1	0		
1	1		

Şekil 4. Yarı toplayıcı devresi.



A	B	D	Ba
0	0		
0	1		
1	0		
1	1		

Şekil 5. Yarı çıkarıcı devresi.

Raporda İstenenler:

- Deneysel bağlantı şemalarını rapor defterinize çiziniz.
- Doğruluk tablolarını oluşturunuz. (Tablolarda 0 ve 1 kullanınız.)
- Gerekli ise sinyal çizimlerini yapınız.
- Aşağıdaki soruları rapor defterinize cevaplayınız.

Sorular:

4. Verilen devrelerin çıkışlarına ait lojik ifadeleri yazın ve gerekiyorsa sadeleştiriniz.
5. EXOR kapı devresi ile gerçekleştirilebilecek iki örnek uygulama devresi çizin. Çıkış lojik ifadesini ve doğruluk tablosunu oluşturunuz.

DENEY 6 Ayrıcalıklı Veya (EXOR) Uygulamaları	
Öğrencinin Adı Soyadı:	Numarası:
Deney Uygulama Tarihi:	Rapor Teslim Tarihi:
Öğretim Elemanı:	Onay:

DENEY 7- Tam Toplayıcı ve Tam Çıkarıcı Devreleri

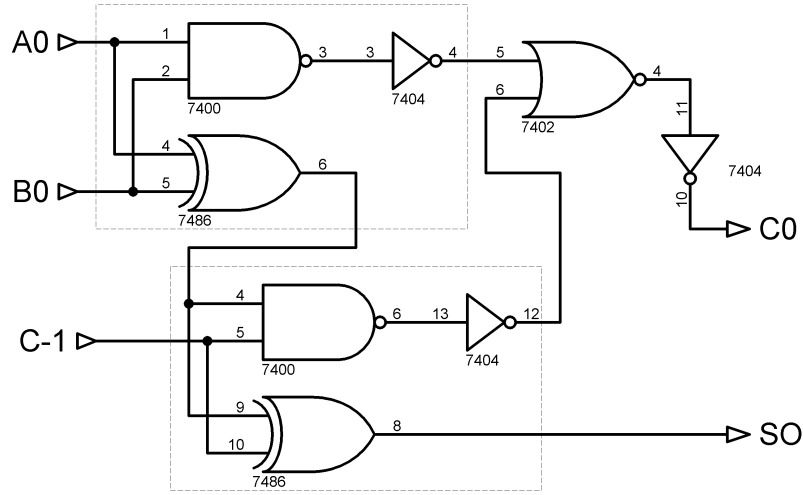
Amaç:

- Tam toplayıcı ve tam çıkarıcı devrelerini üretme yollarını öğrenmek ve özelliklerini incelemek.

Deneyin Yapılışı:

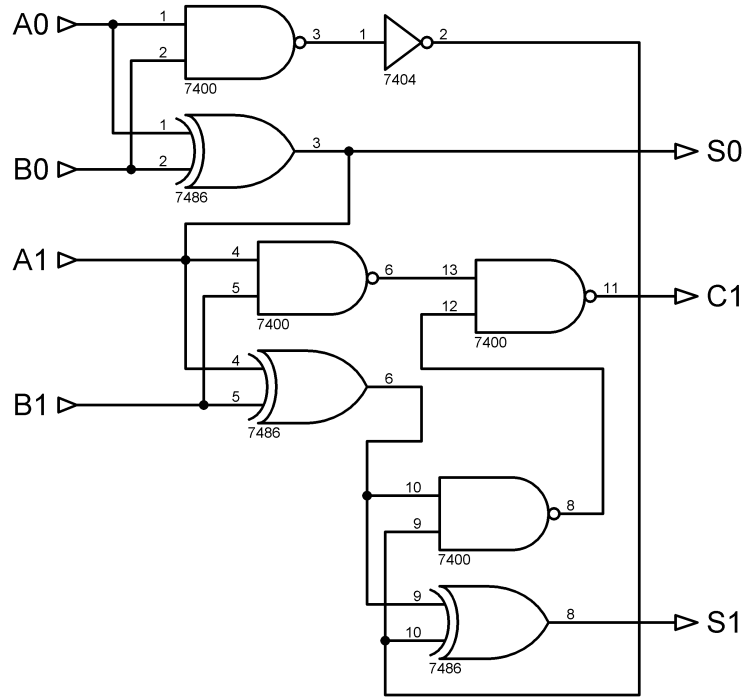
- Deney bağlantı şemasında verilen devreleri uygun elemanlarla kurunuz.
- Doğruluk tablosunda verilen giriş lojik seviyelerini devreye uygulayın ve devrenin çıkış lojik seviyelerini tabloya aktarınız.

Deney Bağlantı Şeması:



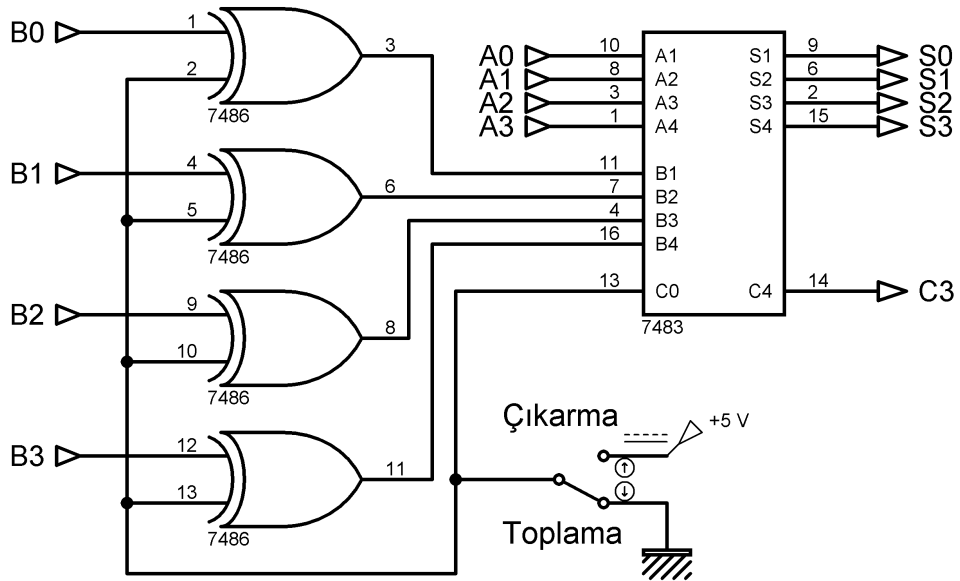
A ₀	B ₀	C ₋₁	S ₀	C ₀
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Şekil 1. Yarı toplayıcılarla oluşturulmuş tam toplayıcı devresi.



A1	A0	B1	B0	C1	C1	S0
0	0	0	0			
1	1	1	1			
1	0	1	0			
0	1	0	1			

Şekil 2. İki bitlik tam toplama devresi.



A + B + C0 = Toplam					A+B=S
A ₃ A ₂ A ₁ A ₀	B ₃ B ₂ B ₁ B ₀	C ₀	C ₃	S ₃ S ₂ S ₁ S ₀	Onluk karşılığı
1010	0101	0			
1010	0011	0			
1111	0110	0			
1111	1111	0			

A + B = Fark				A+B=D
A ₃ A ₂ A ₁ A ₀	B ₃ B ₂ B ₁ B ₀	B _{a3}	D ₃ D ₂ D ₁ D ₀	Onluk karşılığı
1010	0101			
1010	0011			
1111	0110			
1111	1111			

Şekil 3. 7483 entegresi ile tam toplayıcı ve tam çıkarıcı devre tasarımı.

Raporda İstenenler:

- Deneysel bağlantı şemalarını rapor defterinize çiziniz.
- Doğruluk tablolarını oluşturunuz. (Tablolarda 0 ve 1 kullanınız.)
- Gerekli ise sinyal çizimlerini yapınız.
- Aşağıdaki soruları rapor defterinize cevaplayınız.

Sorular:

- Verilen devrelerin çıkışlarına ait lojik ifadeleri yazın ve gerekiyorsa sadeleştiriniz.
- 7483 entegresi hakkında bilgi veriniz.

DENEY 7- Tam Toplayıcı ve Tam Çıkarıcı Devreleri	
Öğrencinin Adı Soyadı:	Numarası:
Deney Uygulama Tarihi:	Rapor Teslim Tarihi:
Öğretim Elemanı:	Onay: