

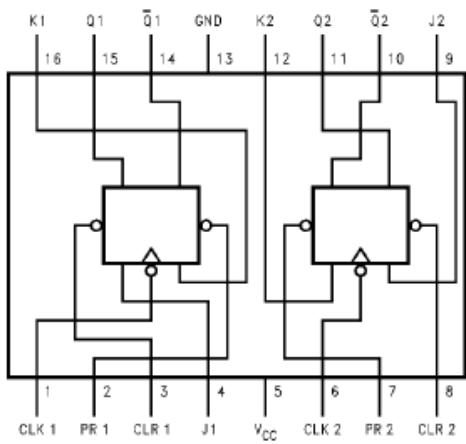
DENEY 8- Flip Flop ve Uygulamaları

Amaç:

- Flip Flop çalışma mantığını kavramak

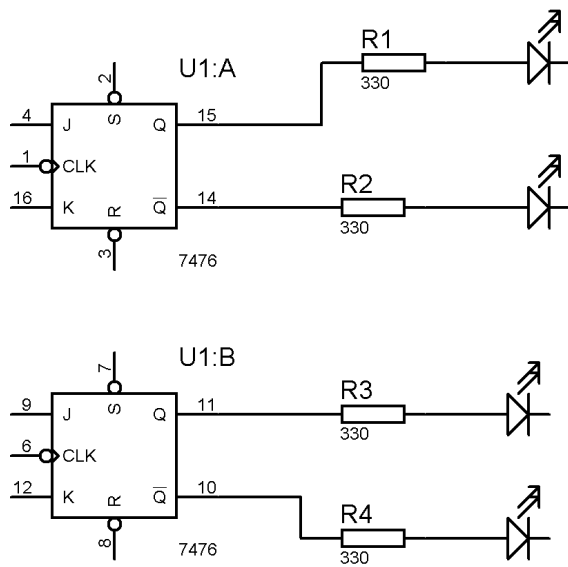
Deneyin Yapılışı:

- Deney bağlantı şemasında verilen devreleri uygun elemanlarla kurunuz. Entegrenin besleme ve GND bağlantılarını aşağıdaki 7476 bağlantı şemasına uygun olarak yapınız.
- Doğruluk tablosunda verilen girişleri uygulayarak gözlenen çıkış değerlerini tabloya yazınız.

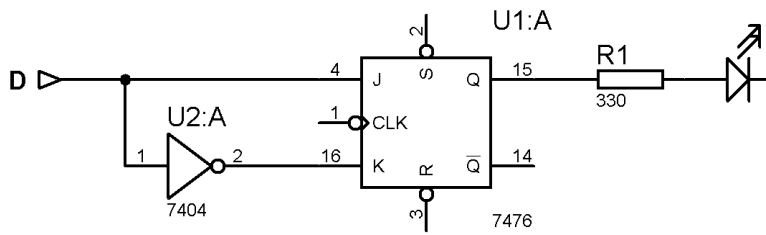


7476 iç bağlantı şeması

Deney Bağlantı Şeması:

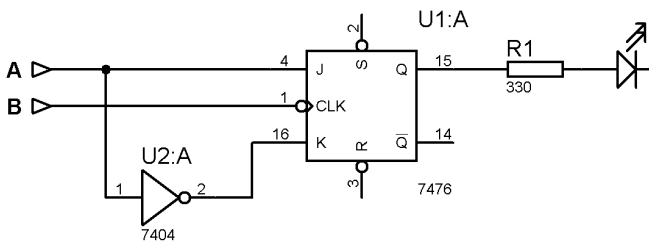


J	K	CLK	S(PR)	R(CLR)	Q_1	$\overline{Q_1}$	Q_2	$\overline{Q_2}$
0	0	↓	1	1				
1	0	↓	1	1				
0	1	↓	1	1				
1	1	↓	1	1				
X	X	X	0	0				
X	X	X	0	1				
X	X	X	1	0				
X	X	X	1	1				



D	CLK	Q
0	↓	
1	↓	

- Aşağıdaki devrede ilk adımda önce A girişini Lojik 1 ardından B girişini Lojik 1 yapınız ve çıkış değerinin gözleyerek kaydediniz. İkinci adımda ise A ve B girişlerini Lojik 0 konumuna aldıktan sonra önce B girişini Lojik 1 ardından A girişini Lojik 1 konumuna alınız ve çıkış değerini gözleyerek kaydediniz.



A	B	Q
1	1	
1	1	

Raporda İstenenler:

- Deneysel bağlantı şemalarını rapor defterinize çizin.
- Doğruluk tablolarını oluşturunuz. (Tablolarda 0 ve 1 kullanınız.)
- Ölçüm sonuçlarınızı kaydediniz.
- Aşağıdaki soruları rapor defterinize cevaplayınız.

Sorular:

1. Flip Flop çalışma mantığını anlatarak, Flip Flop çeşitlerini ayrıntılı olarak anlatınız.
2. JK Flip Flop devresi kullanarak RS, D ve T tipi Flip Flop devrelerinin nasıl gerçekleştirileceğini açıklayınız.

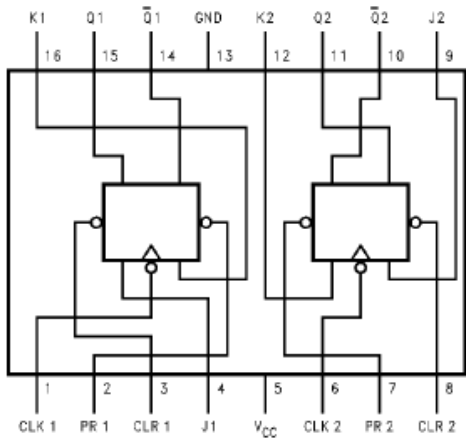
DENEY 9- Flip Flop ile Shift Register Tasarımı

Amaç:

- Flip Flop ile Shift Register tasarımı gerçekleştirmek

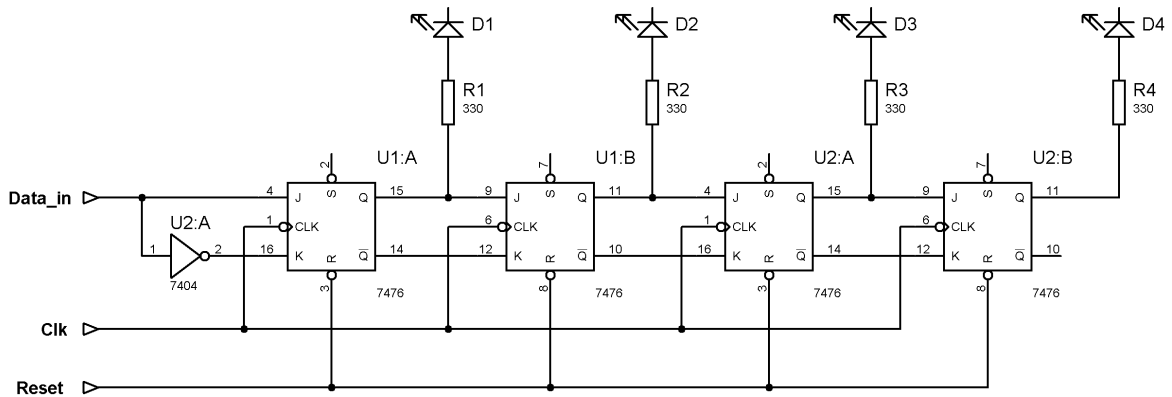
Deneyin Yapılışı:

- Deney bağlantı şemasında verilen devreleri uygun elemanlarla kurunuz. Entegrenin besleme ve GND bağlantılarını aşağıdaki 7476 bağlantı şemasına uygun olarak yapınız.
- Data in girişini kullanarak 1-0-1-0 (D4-D3-D2-D1) çıkışını elde ediniz. (Herbir giriş değeri verildikten sonra bir clock darbesi uygulanması gerektiğini unutmayınız.)



7476 iç bağlantı şeması

Deney Bağlantı Şeması:



Raporda İstenenler:

- Deney bağlantı şemalarını rapor defterinize çiziniz.
- Doğruluk tablolarını oluşturunuz. (Tablolarda 0 ve 1 kullanınız.)
- Ölçüm sonuçlarınızı kaydediniz.

- Aşağıdaki soruları rapor defterinize cevaplayınız.

Sorular:

1. Shift registerların çalışması hakkında detaylı bilgi veriniz.
2. Shift register girişine sırayla 1-0-1-0 girişleri uygulanması durumunda herbir adımda çıkış geriliminin nasıl olacağını çizerek açıklayınız.

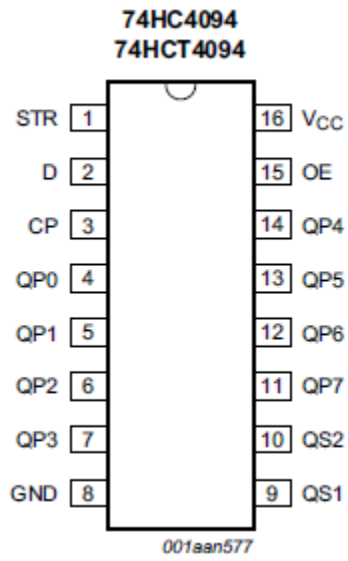
DENEY 10- 8 Bitlik Shift Register Devresi

Amaç:

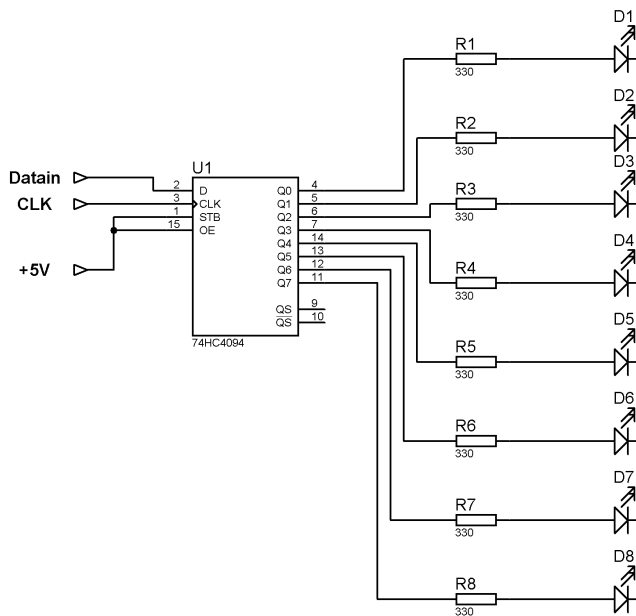
- 8 bitlik shift register devresinin çalışma durumunun ve çıkış sinyallerinin incelenmesi

Deneyin Yapılışı:

- Deney bağlantı şemasında verilen devreleri uygun elemanlarla kurunuz. Entegrenin besleme ve GND bağlantılarını aşağıdaki 74HC4094 bağlantı şemasına uygun olarak yapınız.
- Doğruluk tablosunda verilen girişleri uygulayarak gözlenen çıkış değerlerini tabloya yazınız.



Deney Bağlantı Şeması:



Dataın girişine sırasıyla 1-0-0-1-1-0-1-0 verisini herbir değerden sonra clock darbesi vererek uygulayın. Herbir clock darbesinden sonra D1-D2-D3-D4-D5-D6-D7-D8 çıkışlarının nasıl değiştiğini aşağıdaki tabloya giriniz.

	D1	D2	D3	D4	D5	D6	D7	D8
↓								
↓								
↓								
↓								
↓								
↓								
↓								
↓								

Girişe karşılık herbir çıkışın dalga şeklini çiziniz.

Raporda İstenenler:

- Deneý bağlantı şemalarını rapor defterinize çiziniz.
- Doğruluk tablolarını oluşturunuz. (Tablolarda 0 ve 1 kullanınız.)
- Ölçüm sonuçlarını kaydediniz.
- Aşağıdaki soruları rapor defterinize cevaplayınız.

Sorular:

1. 74HC4094 entegresini tanıtarak shift register kullanım alanları ile alakalı örnekler veriniz.
2. Dataın girişine 1-1-1-0-1-0-0-1 sinyali uygulanması durumunda herbir çıkışın dalga şeklini çiziniz.

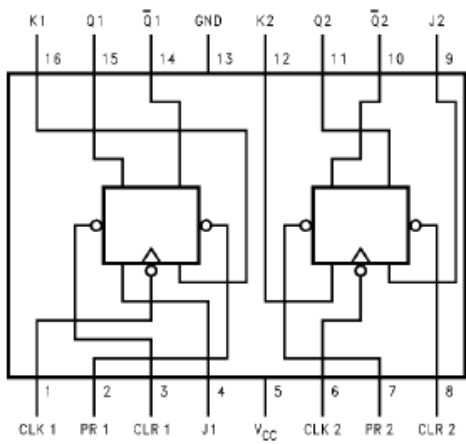
DENEY 11- Flip Flop ile Senkron Sayıcı

Amaç:

- Flip Flop çalışma mantığını kavramak

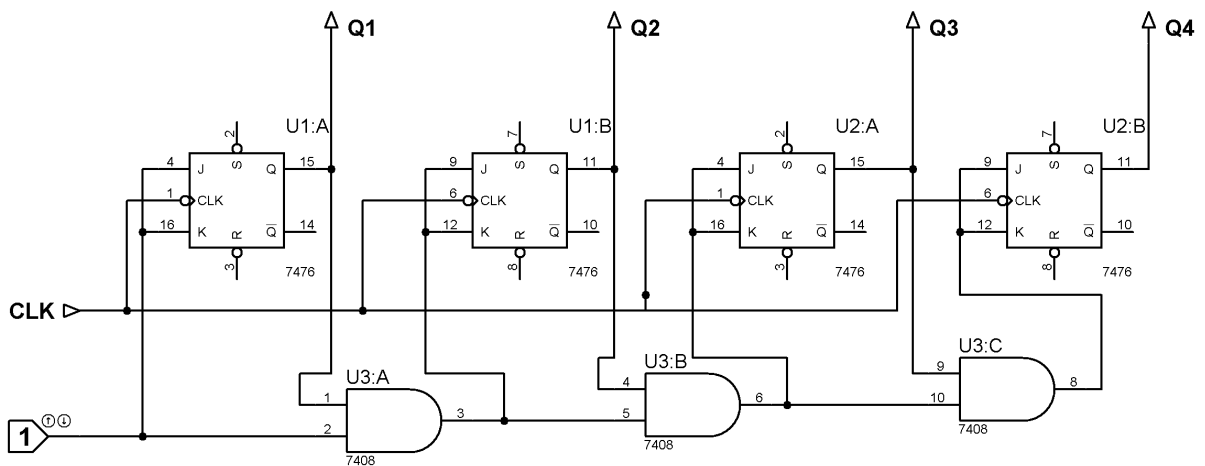
Deneyin Yapılışı:

- Deney bağlantı şemasında verilen devreleri uygun elemanlarla kurunuz. Entegrenin besleme ve GND bağlantılarını aşağıdaki 7476 bağlantı şemasına uygun olarak yapınız.
- Doğruluk tablosunda verilen girişleri uygulayarak gözlenen çıkış değerlerini tabloya yazınız.



7476 iç bağlantı şeması

Deney Bağlantı Şeması:



Yukarıdaki devre şemasını kurarak her bir clock sinyalinden sonra Q1, Q2, Q3 ve Q4 çıkışlarını gözleyerek kaydediniz.

CLK	S(PR)	R(CLR)	Q1	Q2	Q3	Q4
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				
↓	1	1				

Raporda İstenenler:

- Deneysel bağlantı şemalarını rapor defterinize çizin.
- Ölçüm sonuçlarını kaydediniz.
- Aşağıdaki soruları rapor defterinize cevaplayınız.

Sorular:

1. Sayıcılar ile alakalı teorik bilgi veriniz.
2. JK Flip Flop kullanarak 3 bitlik bir geri sayıcı tasarlayınız.
3. Deneye gelirken 0-1-2-4-6-0 sayan bir devre tasarlayınız ve tasarladığınız devreyi laboratuvar uygulaması sırasında kurunuz.

Raporda İstenenler:

- Deney bağlantı şemalarını rapor defterinize çiziniz.
- Ölçüm sonuçlarını kaydediniz.
- Aşağıdaki soruları rapor defterinize cevaplayınız.

Sorular:

1. Asenkron sayıcıları teorik olarak açıklayınız.
2. İstedığınız düzende sayan bir asenkron sayıcı tasarlayarak lojik diagramını çiziniz.